

上海光源储存环束流轨道联锁系统升级

耿合龙¹ 冷用斌² 周伟民² 赖龙伟² 沈通² 阎映炳²

1 (昆明船舶设备研究试验中心 昆明 650051)

2 (中国科学院上海应用物理研究所 嘉定园区 上海 201800)

摘要 针对上海光源机器故障分析的需求,对原有储存环束流轨道联锁系统进行升级,实现对储存环束流位置测量系统中 140 台束流位置监测器(Beam Position Monitor, BPM)电子学输出的联锁信号进行标记,同时锁存丢束过程中所有 BPM 电子学中的逐圈轨道数据。联锁信号的处理与锁存触发信号的输出在 FPGA (Field Programmable Gate Array)内完成。该系统集成至储存环的物理实验与工业控制系统(Experimental Physics and Industrial Control System, EPICS)控制系统之中。束流检测实验表明,该系统能够准确区分不同 BPM 电子学输出的联锁信号,同时锁存丢束时逐圈轨道数据,并通过该系统观测到了储存环束流丢失过程中的逐圈轨道变化。

关键词 上海光源,束流测量,轨道联锁,FPGA

中图分类号 TL506.6, TL594

DOI: 10.11889/j.0253-3219.2015.hjs.38.100101

上海光源 (Shanghai Synchrotron Radiation Facility, SSRF)是我国第三代高性能同步辐射装置,储存环束流轨道联锁系统为加速器的安全运行提供了重要保障,能够避免束流轨道畸变对加速器造成损坏。束流轨道联锁信号来自于束流位置测量系统中的 140 台束流位置监测器(Beam Position Monitor, BPM)电子学设备, BPM 电子学接收束流位置探头射频信号,处理后提供束流位置数据、联锁状态信息,并接收触发信号锁存特定的逐圈轨道数据等^[1]。储存环原有的束流轨道联锁系统无法对各 BPM 电子学的联锁输出信号进行记录,以确定其先后顺序;同时也无法锁存丢束前逐圈轨道数据,后续故障分析缺乏原始数据。针对这些问题,有必要对束流轨道联锁系统进行升级改造,使之成为加速器研究和故障分析的有力工具。国外加速器实验室,如英国 Diamond 光源等,都构建有类似的系统,能够锁存丢束过程中的逐圈轨道数据。

1 物理需求

据上海光源束流轨道联锁系统升级改造要求^[2],需要实现对全环 BPM 电子学输出联锁信号的时序甄别,同时锁存丢束前的逐圈轨道数据,文献^[2]详述了系统的方案与实验室测试。升级改造后的系统应达到以下技术指标:

(1) 能够分辨 140 个联锁信号的先后顺序,时间分辨率在一个回旋周期(1.44 μ s)内;

(2) 传输至各本地站的锁存触发信号在同一个回旋周期(1.44 μ s)内到达,确保所有 BPM 电子学锁存逐圈轨道数据的时间起点相同。

升级后的束流轨道联锁系统应能够兼容原有的联锁系统,方便新旧束流轨道联锁模块的逐渐替换。同时,当新系统出现问题时,可以临时切换回原有系统,最大程度地降低系统升级过程对加速器运行的影响,实现系统的平稳过渡。

2 系统设计

储存环束流轨道联锁信号来自于束流位置测量系统中的 BPM 电子学, BPM 电子学对束流位置探头信号进行处理,得到 10 kHz 数据率的束流位置数据。当束流轨道偏离轨道阈值或者 BPM 电子学模数转换器(Analog-to-Digital Converter, ADC)长时间溢出时,该位置处的 BPM 电子学输出联锁信号。BPM 电子学具有 PM (Post Mortem)端口,输入 PM 触发信号时能够锁存丢束过程中的逐圈轨道数据。PM 可缓存至少早于 PM 信号触发前的 16 K 逐圈轨道数据,通过控制网络能够获取该数据,进而分析突发丢束等关键事件^[3-9]。

2.1 系统硬件结构

BPM 电子学分布于储存环技术走廊内的 20 个单元,每个单元包含 7 台 BPM 电子学、1 台定时信

上海光源、国家自然科学基金(No.11375255、No.11305253)资助

第一作者:耿合龙,男,1988 年出生,2015 年于中国科学院大学获硕士学位,从事数据采集与处理研究

通讯作者:阎映炳, E-mail: yanyingbing@sinap.ac.cn

收稿日期:2015-06-26,修回日期:2015-07-27

号扇出模块^[1]。针对束流轨道联锁系统中涉及到的上百路信号,选用具有 160 路数字输入输出(Digital Input/Output, DIO)的 NI PXI 7813R FPGA 板卡^[10]对信号进行处理。其中 140 路用作联锁信号输入端;4 路作为备用输入端,用于接收/扇出其它信号;4 路输出联锁信号至高频系统;12 路输出特定延时的 PM 触发信号至各单元,通过每个单元的定时信号扇出模块将 PM 信号扇出至 7 台 BPM 电子学,如图 1 所示。

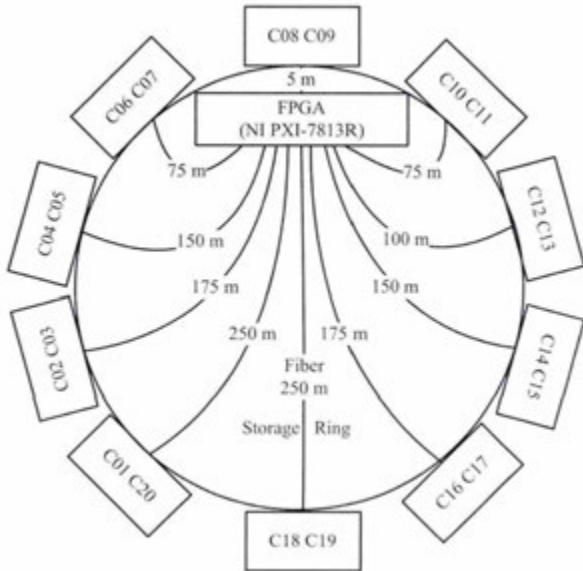


图 1 储存环 BPM 电子学位置分布图
Fig.1 Storing ring BPM electronics location map.

采用 62.5/125 μm 8 芯多模光缆将每个单元内的 7 路联锁信号传输至 C08 单元的汇总接收端。为每个单元设计了联锁信号发送模块,用于传输 7 路联锁信号和 1 路 PM 信号,并提供与旧系统兼容的接口。在汇总端设计了联锁信号接收模块,如图 2 所示。每个接收模块接收 5 个单元的联锁信号,并输出 5 路 PM 信号至对应单元。汇总端包含 4 个接收模块,通过 4 根 68 芯高密度电缆与 NI PXI 7813R FPGA (Field Programmable Gate Array)板卡的 4 个连接头相连,该板卡插于 NI PXI-1042 机箱,通过 PXI 总线与 PXI-8106 控制器通信。

FPGA 板卡实现对联锁信号时序的判别,输出的 PM 信号需要考虑不同长度光纤的延时。为确保所有 BPM 电子学锁存逐圈轨道数据的时间起点相同,需要在 FPGA 内对光纤延时进行补偿。要求输出的 PM 信号延时可调,方便后续维护。

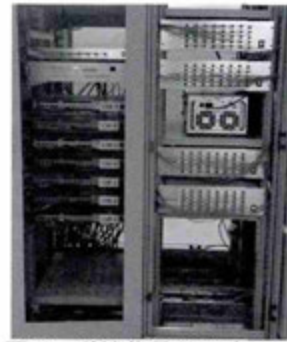


图 2 联锁信号处理本地站
Fig.2 Photo of local interlock process station.

2.2 系统软件结构

上海光源控制系统在物理实验与工业控制系统 (Experimental Physics and Industrial Control System, EPICS)架构下构建^[11],绝大部分设备运行于 Linux 操作系统^[12]。为实现储存环束流轨道联锁系统与其它系统的融合,并考虑系统的稳定性,选用 Linux 操作系统替换 NI PXI-8106 控制器上原有的 Windows XP 系统。

系统开发环境为 CentOS Linux6.4, EPICS IOC 基于 Base 3.14.12, Asyn 4-22^[13]。NI PXI-8106 控制器作为输入输出控制器(Input/Output Controller, IOC)装载 EPICS 运行数据库,并与 NI PXI 7813R FPGA 板卡通信。控制器在运行 EPICS IOC 时将 FPGA 可执行文件加载至 FPGA 板卡运行。通过编写驱动程序实现 IOC 对 FPGA 内相关寄存器的读写操作。软件结构如图 3 所示。

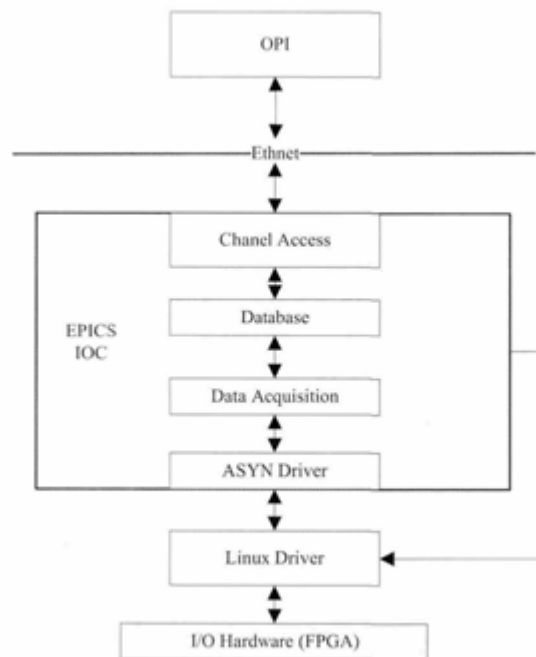


图 3 束流轨道联锁控制系统软件架构
Fig.3 Software architecture of the interlock control system.

中央控制室的操作员可以监测系统的状态和调整相关的参数。操作员控制台(Operator Interface, OPI)控制面板包括 FPGA 程序复位、联锁状态显示、各 BPM 电子学联锁输入信号旁路、联锁信号判别结果等。发生轨道联锁后,对轨道联锁信号的判别结果以文本和图形两种形式显示。

3 联锁信号判别实验室测试

采用 FPGA 板卡输出先后延时为 100 ns 的脉冲宽度为 1 μ s 信号 IL1、IL2、IL3、IL4、IL5、IL6 模拟联锁信号。其中,IL1、IL2、IL3 由 5 m 光纤传输,IL4、IL5、IL6 由 100 m 光纤传输。在 NI PXI 7813R FPGA 板卡内测量各路信号到达时间与真实值的对比如表 1 所示,测量的标准偏差在 10 ns 以内。

表 1 模拟联锁信号测量值
Table 1 Measured value of simulated interlock signal.

Signals	Values	Test1	Test2	Test3	Test4	Test5	Test6	Test7	Test8	Test9	Test10	Mean	Stdev
IL1 / ns	0	0	0	0	0	0	0	0	0	0	0	0	0
IL2 / ns	100	100	87.5	87.5	87.5	75	75	100	87.5	100	75	87.5	10.0
IL3 / ns	200	225	212.5	212.5	200	212.5	200	212.5	200	225	200	210	9.9
IL4 / ns	300	312.5	312.5	312.5	312.5	312.5	300	312.5	300	312.5	300	308.75	6.0
IL5 / ns	400	400	412.5	425	412.5	412.5	412.5	412.5	412.5	412.5	412.5	412.5	5.9
IL6 / ns	500	512.5	500	500	512.5	500	500	500	500	500	500	502.5	5.3

4 系统在线测试

利用加速器机器研究时间,替换 C16、C17 单元原有的联锁控制器,将两个单元的联锁信号通过光纤传输至 NI PXI 7813R FPGA 板卡进行判别。在进行高流强的注入过程中,偶发 BPM 电子学输出联锁信号,导致高频关闭,束流丢失。在 NI PXI

7813R FPGA 板卡端检测到 BPM 电子学 16-3 输出联锁信号。

读取 BPM 电子学锁存的逐圈轨道数据进行分析,该数据包含正比于束流流强的和信号(S)、束流水平方向位置(X)、束流垂直方向位置(Y),该数据作图如图 4 所示,设置 PM 信号到达 BPM 电子学时坐标为 0。

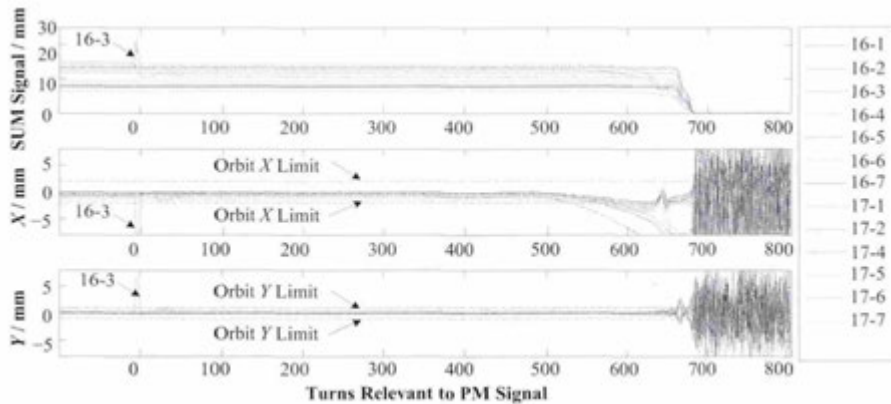


图 4 丢束时逐圈轨道变化
Fig.4 Changes of turn by turn data when beam was lost.

从图 4 可以看出,编号为 16-3 BPM 电子学在 0 圈时检测到束流位置发生较大偏移输出联锁,而其他 BPM 电子学并没有检测到束流位置偏移。经过实验室模拟束流丢失测试,束流位置偏移到 BPM 电子学输出联锁信号的延时为 100–200 μ s (约 100 圈),因此束流位置偏移时刻应该在-100 圈左右。16-3 BPM 电子学联锁的原因可能为流强增加过程中 BPM 电子学自动调整增益导致的“毛刺”。在图 4

中,产生联锁后,束流在约 680 圈(约 1 ms)后完全丢失,丢束过程持续了 180 圈(约 259 μ s)。

在加速器正常运行,束流流强为 61 mA 时,开启 16-1、16-5、16-7、17-1、17-7 BPM 电子学联锁输出。更改 16-1 BPM 电子学联锁检测阈值,16-1 BPM 电子学输出联锁信号至高频,高频关闭后束流丢失,其余 BPM 电子学依次输出联锁。将各 BPM 电子学锁存的逐圈轨道数据作图,如图 5 所示。

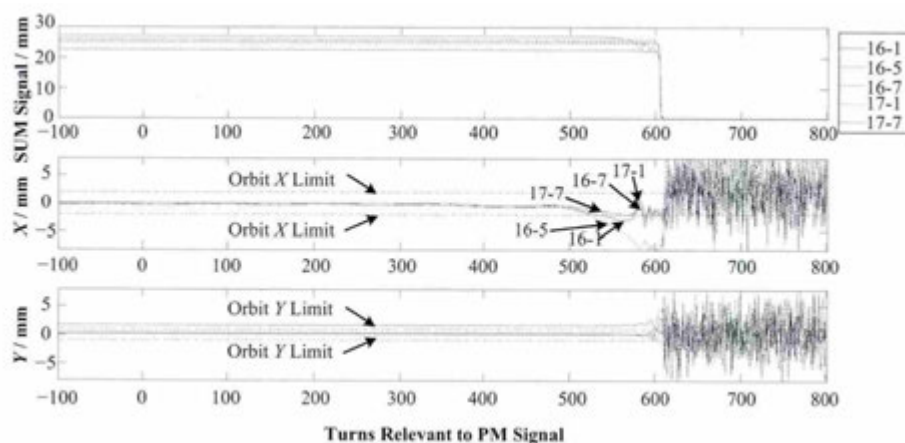


图 5 丢束时逐圈轨道变化

Fig.5 Changes of turn by turn data when beam was lost.

在 NI PXI 7813R FPGA 板卡端依次检测到 16-1、16-5、16-7、17-1、17-7 BPM 电子学输出联锁信号,各路联锁信号达到时间依次为 $0\ \mu\text{s}$ 、 $1\ 040\ \mu\text{s}$ 、 $1\ 187\ \mu\text{s}$ 、 $1\ 195\ \mu\text{s}$ 、 $1\ 445\ \mu\text{s}$,该测量结果与图 5 相吻合。如图 5 所示,16-1 BPM 电子学在 0 圈时输出联锁信号至高频系统,高频关闭后,束流丢失,16-5 BPM 电子学在 525 圈(约 $756\ \mu\text{s}$)检测到束流 X 方向位置超出联锁阈值,经过延时 100–200 μs 后输出联锁。

5 结语

升级后的上海光源储存环束流轨道联锁系统能够与原有系统兼容。该系统集成于 EPICS 控制系统,中央控制室可以通过可扩展显示管理器(Extensible Display Manager, EDM)界面监测系统的状态和调整相应的参数。在机器研究时间进行了带束测试,结果表明新的系统能够准确区分不同 BPM 电子学输出的联锁信号,能够同时触发所有 BPM 电子学锁存丢束前逐圈轨道数据。通过对锁存的逐圈轨道数据的分析,NI PXI 7813R FPGA 板卡端检测到 BPM 电子学输出联锁信号顺序与逐圈轨道数据结果相符合,验证了测量结果的准确性,达到了设计要求,同时也观测到了储存环丢束过程中的逐圈轨道的变化情况。

致谢 感谢上海光源提供的机器研究时间。

参考文献

- 冷用斌,周伟民,袁任贤,等. 上海光源储存环束流位置监测系统[J]. 核技术, 2010, 33(6): 401–404
LENG Yongbin, ZHOU Weimin, YUAN Renxian, *et al.* Beam position monitor system for SSRF storage ring[J].

- Nuclear Techniques, 2010, 33(6): 401–404
- 耿合龙,冷用斌,周伟民,等. 基于 FPGA 的储存环束流轨道联锁系统设计[J]. 强激光与粒子束, 2014, 26(12): 26125102. DOI: 10.11884/HPLPB201426.125102
GENG Helong, LENG Yongbin, ZHOU Weimin, *et al.* FPGA-based storage ring beam orbit interlock system design[J]. High Power Laser and Particle Beams, 2014, 26(12): 26125102. DOI: 10.11884/HPLPB201426.125102
- 冷用斌,易星,赖龙伟,等. 新型数字 BPM 信号处理器研制进展[J]. 核技术, 2011, 34(5): 326–330
LENG Yongbin, YI Xing, LAI Longwei, *et al.* The development of a new digital BPM processor[J]. Nuclear Techniques, 2011, 34(5): 326–330
- 邹俊颖,方佳,孙葆根,等. Libera Brilliance Single Pass 束流位置处理器性能测试[J]. 强激光与粒子束, 2012, 24(12): 2893–2896. DOI: 10.3788/HPLPB20122412.2893
ZOU Junying, FANG Jia, SUN Baogen, *et al.* Characterization test of Libera Brilliance Single Pass processor[J]. High Power Laser and Particle Beams, 2012, 24(12): 2893–2896. DOI: 10.3788/HPLPB20122412.2893
- Chen Z C, Leng Y B, Yuan R X, *et al.* Beam position monitor troubleshooting by using principal component analysis in Shanghai Synchrotron Radiation Facility[J]. Nuclear Science and Techniques, 2014, 25(2): 020102. DOI: 10.13538/j.1001-8042/nst.25.020102
- Zhao G B, Yuan R X, Chen Z C, *et al.* Development of button-type pickup for SSRF ring[J]. Nuclear Science and Techniques, 2014, 25(6): 060103. DOI: 10.13538/j.1001-8042/nst.25.060103
- 赵国璧,冷用斌,袁任贤,等. 上海光源 BPM 纽扣电极束流负载热形变仿真分析[J]. 核技术, 2014, 37(5):

050101. DOI: 10.11889/j.0253-3219.2014.hjs.37.050101
 ZHAO Guobi, LENG Yongbin, YUAN Renxian, *et al.*
 Analysis of thermal deformation simulation of the BPM in
 SSRF storage ring[J]. Nuclear Techniques, 2014, **37**(5):
 050101. DOI: 10.11889/j.0253-3219.2014.hjs.37.050101
- 8 Leban P. Libera Brilliance user manual[M]. Rev 2.05,
 Slovenia: Instrumentation Technologies, 2009
- 9 杨桂森, 冷用斌, 赖龙伟, 等. 上海光源逐束团数据采集
 系统研制[J]. 核技术, 2013, **36**(12): 120101. DOI:
 10.11889/j.0253-3219.2013.hjs.36.120101
 YANG Guisen, LENG Yongbin, LAI Longwei, *et al.*
 Research of bunch by bunch data acquisition system in
 SSRF[J]. Nuclear Techniques, 2013, **36**(12): 120101. DOI:
 10.11889/j.0253-3219.2013.hjs.36.120101
- 10 National Instruments Corporation. NI R series
 multifunction RIO user manual[M]. America: National
 Instruments, 2009
- 11 冷用斌. EPICS 在 SSRF 中的应用[R]. 博士后出站报
 告. 中国科学院上海应用物理研究所, 2001
 LENG Yongbin. Application of EPICS in SSRF[R].
 Postdoctoral Working Report. Shanghai Institute of
 Applied Physic, Chinese Academy of Sciences, 2001
- 12 杨嵩, 冷用斌, 阎映炳. 基于 EPICS 及虚拟仪器技术的
 Libera 测试系统研制[J]. 核技术, 2008, **31**(6): 410-414
 YANG Song, LENG Yongbin, YAN Yingbing. R&D of a
 Libera test system based on virtual instrument and
 EPICS[J]. Nuclear Techniques, 2008, **31**(6): 410-414
- 13 Rivers M. asynDriver: asynchronous driver
 support[CP/OL]. [http://www.aps.anl.gov/epics/modules/
 soft/asyn/](http://www.aps.anl.gov/epics/modules/soft/asyn/), 2015-5-21

Storage ring beam orbit interlock system upgrade for SSRF

GENG Helong¹ LENG Yongbin² ZHOU Weimin² LAI Longwei² SHEN Tong² YAN Yingbing²

¹(Kunming Shipbone Equipment Research and Test Center, Kunming 650051, China)

²(Shanghai Institute of Applied Physics, Chinese Academy of Sciences, Jiading Campus, Shanghai 201800, China)

Abstract Background: Required by machine malfunction analysis, the beam orbit interlock system for the storage ring needs to be upgraded at the Shanghai Synchrotron Radiation Facility (SSRF). **Purpose:** This study aims to implement an upgraded new interlock system that can label 140 interlock signals coming from different Beam Position Monitor (BPM) electronics and record all data in the new system. And the turn-by-turn data in the BPM electronics Post Mortem buffer will be latched whenever the interlock occurs. **Methods:** The interlock signals and the latch signals were transmitted through the optical fiber and processed in an NI PXI 7813R Field Programmable Gate Array (FPGA) board. NI PXI-8106 controller is configured to run Linux operation system for Input/Output Controller (IOC) of Experimental Physics and Industrial Control System (EPICS) and communicate with PXI 7813R board which processes all interlock signals. **Results:** All interlock signal processing and latched trigger signal output were achieved in the FPGA board. The new system was fully integrated to the main EPICS for the storage ring. And the system runs as expected. **Conclusions:** The online test data show that the new system can detect the first interlock signal caused by the machine abnormality while the turn-by-turn data are latched. The analysis of turn-by-turn data shows the first BPM electronics which sends the interlock signal. The result is consistent with the FPGA board. Meanwhile, beam orbit changes were observed during beam abortions.

Key words SSRF, Beam diagnostics system, Beam orbit interlock, FPGA

CLC TL506.6, TL594