

Design of Real-Time Decoding and Control System for Signals of Motion Position Sensor*

RUAN Weiqi^{1,2}, JIA Wenhong^{1*}, ZHENG Lifang¹, LI Rui¹

(1. Shanghai Institute of Applied Physics, Chinese Academy of Sciences, Shanghai 201204, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: A real-time decoding and control system was designed to process multi-channel signals of high-precision motion position sensor in complex noise background and implemented on a programmable FPGA chip. The system applied a digital filter based on LFSR to adjust the low-pass band frequency of multi-channel signals through an α matrix. The identification and correction method was used to distinguish features between motion position signal and noise signal. Meanwhile, the redundancy counting method used 4 times counting to reduce errors. Finally, the system output trigger signals. Experimental results show that the real-time decoding and control system can detect multi-channel signals of motion position sensor in parallel with a SNR ratio of 1:1. The overall error rate is less than 0.5% when α is between 8 and 250. For a motion position sensor signal with a frequency between 25 kHz and 800 kHz, α values range from 8 to 11 and the error rate is less than 0.05%. The signal decoding time for each channel is proportional to $\alpha(3\alpha+3)T_{\text{sampling}}$. And the system has a real-time performance.

Key words: high-precision motion position sensor; parallel multi-channel signals; decoding and control; LFSR digital filter channels

EEACC: 7230; 7220

doi: 10.3969/j.issn.1004-1699.2018.09.011

运动位置传感器信号实时解析与控制系统设计*

阮玮琪^{1,2}, 贾文红^{1*}, 郑丽芳¹, 李瑞¹

(1. 中国科学院上海应用物理研究所, 上海 201204; 2. 中国科学院大学, 北京 100049)

摘要: 针对复杂噪声背景下多通道高精度运动位置传感器信号处理的问题, 在可编程 FPGA 芯片上设计并实现了一种信号实时解析与控制系统。系统应用基于 LFSR 的数字滤波器并通过 α 矩阵调节多通道信号的低通带频点, 通过纠正识别计数方法区分位置与噪声信号特征, 并结合 4 倍计数的冗余计数方法降低误差, 最后系统输出触发控制信号。实验结果表明, 系统能检测信噪比为 1:1 环境下的并行多路运动位置传感器信号, 且 α 介于 8~250 间的系统整体误差小于 0.5%; 对频率在 25 kHz 至 800 kHz 的位置传感器信号, α 介于 8~11 间的系统误差小于 0.05%。各个单通道信号的解析时间与 α 成正比, 为 $(3\alpha+3)T_{\text{sampling}}$, 系统具有实时性。

关键词: 高精度运动位置传感器; 并行多路信号; 解析与控制; LFSR 数字滤波通道

中图分类号: TN911.72

文献标识码: A

文章编号: 1004-1699(2018)09-1360-05

同步辐射光束线站运动控制系统是通过调节狭缝、单色器、聚焦镜箱等光学设备上的高精度步进电机, 为用户实验提供有能量、光斑、通量要求的同步辐射光^[1-2]。储存环高频系统的电磁干扰, 地面振动、水冷和液氮冷却系统引起的机械振动及电噪声等, 致使高精度运动位置传感信号伴随有复杂电磁噪声背景。随着同步辐射实验技术的发展, 上海光源要求联动地控制多个设备、实时调节多个物理量以及实时触发并采集多路实验数据。

本文设计的多路运动位置传感器信号实时解析

与控制系统的三大基本要求是: ①处理并行多路信号^[3]; ②提取强噪声背景下信号^[4]; ③实时解析高精度传感信号^[5]。模拟电路系统的噪声滤除率不高, 且由于电阻、电容与电感的值在各自的精度范围内波动, 其组成的多路模拟滤波电路对于多路信号易产生不一致延迟。传统的数字电路系统, 通过并联多个位置信号解析芯片产生控制信号, 由于芯片内部固定, 适应性差, 在特定噪声下无法解析信号, 而且芯片间信号延迟不确定, 不具有实时性。本文设计的运动位置传感器信号实时解析与控制系统, 通过数字采样、

项目来源: 国家重点研发计划(数字诊疗装备研发) 试点专项项目(2016YFC0105402); 国家自然科学基金项目(11475251)

收稿日期: 2018-04-02 修改日期: 2018-06-08

基于线性反馈移位寄存器 LFSR (Linear Feedback Shift Register) 的数字滤波^[6]、校正识别计数及冗余计数的方法 结合可编程逻辑门阵列芯片 FPGA (Field Programmable Gate Array) 在复杂噪声背景下,实现并行多路运动位置传感信号的实时解析及控制信号的实时输出。相比于模拟电路与传统数字电路实现方式,系统实时性更好、并行集成度更高。

1 系统设计

本系统输入的运动位置信号由德国 Heidenhain 公司 RPN 886 型超高精密编码传感器与 IBV 660B 型细分转换器组成的运动编码传感系统^[7]产生。RPN 886 编码传感器主要结构为环绕于直径 200 mm 圆盘上的圆形带状光栅,内刻有 7 200 万道光栅刻痕,刻痕间距为 8 nm~9 nm。IBV 660B 转换器最高输出方波频率为 2.5 MHz,最高编码分辨率为 0.087 2 μrad。RPN 886 传感器每转动一周,IBV 660B 转换器将产生 7 200 万个周期方波。编码系统产生的运动位置传感信号为实时正交差分信号(下称原信号 $S(t)$),通过等长度信号通道输入实时解析与控制系统中。如图 1 所示 C_1 与 C_2 为输入的两路外界背景噪声, C_3 与 C_4 为 4 路差分信号合成后的 AB 两相正交信号。图中方框区域内,可以明显地观察到噪声信号 $N(t)$ 对运动位置传感信号 $S(t)$ 的影响,主要表现为 $S(t)$ 上升沿、下降沿以及高低电平处出现 jitter 类型抖动^[8]。本质上是能量较小的噪声信号作用于能量较大的原信号改变后者电平状态。

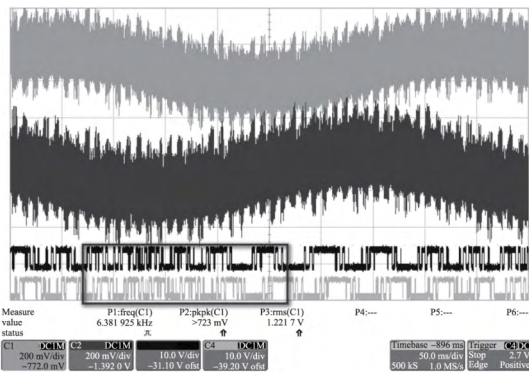


图 1 输入正交差分运动位置传感信号

系统结构如图 2 所示,正交差分运动位置传感信号 $S(t)$ 与噪声 $N(t)$ 耦合的输入信号 $H(t)$ 依次经

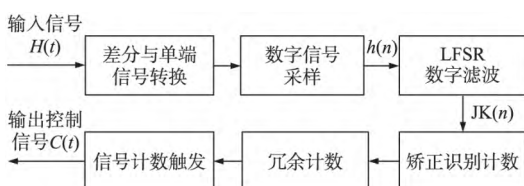


图 2 运动位置传感器信号实时解析与控制系统

过差分与单端信号转换、数字信号采样、基于线性反馈移位寄存器 LFSR 的数字滤波、校正识别计数、冗余计数、信号计数触发过程,系统输出实时的触发控制信号 $C(t)$,其中信号计数是实时的。

2 系统实现方法

强噪声信号对原信号影响较大,系统需要通过不同的方法实时提取与解析有用的运动位置传感信号,并实时输出触发控制信号。

2.1 数字采样与滤波

如图 3 所示,为达到并行多路信号同步的目标,在 FPGA 芯片内部,系统采用同一采样时钟 Sampling Clock 及系统时钟 System Clock,滤波时钟 Filter Clock 可等效看作同一时钟源计数分频得到。通过调用 Xilinx 公司可编程原语 IBUFDS 输入的差分信号 $H(t)$ 直接转换为单端信号,再经 Flip-Flop 触发器的数字采样以滤除高频噪声信号。Flip-Flop 触发器由输入采样时钟 Sampling Clock 控制,高于采样频率 Sampling Clock 的噪声被滤除。这一过程可表述如下:

$$H(t) = S(t) + N(t) \tag{1}$$

$$h(n) = H(nT_{\text{sampling}}) = S(nT_{\text{sampling}}) + N(nT_{\text{sampling}}) \quad n \geq 0 \tag{2}$$

式中: $S(t)$ 表示原始正交信号, $N(t)$ 表示噪声信号, T_{sampling} 为采样时钟周期, $h(n)$ 表示经过采样后的数字信号序列。 $h(n)$ 与 $H(t)$ 电压幅值都被归一化。

数字信号序列 $h(n)$ 输入由 3 级串联 D 触发器、1 级 JK 触发器及门电路组成的基于线性反馈移位寄存器 LFSR 的数字滤波电路^[9]。滤波电路只允许 3 个及以上连续滤波时钟 Filter Clock 上升沿时刻都为同一个值的信号序列 $h(n)$ 经过,最终滤波时钟 Filter Clock 的 3 个上升沿之间的噪声尖峰被滤除,因此允许输入 50% 占空比的信号序列的频率为滤波时钟频率的六分之一。在系统实现时,系统时钟 System Clock 与采样时钟 Sampling Clock 相同,滤波时钟 Filter Clock 与采样时钟 Sampling Clock 的初始相位一致,滤波时钟周期 T_{filter} 是采样时钟周期 T_{sampling} 的整数 α 倍。这有利于控制 α 值以调整不同通道的数字滤波器带宽,同时也兼顾更高的采样和系统时钟频率

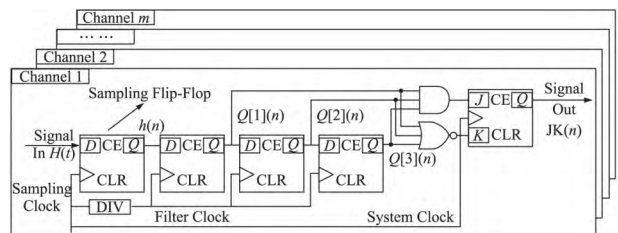


图 3 多通道数字采样与滤波

以及更窄的滤波器通带。 α 取值过大可致使原信号 $S(t)$ 采样失真,发生信号重叠而无法计数,取值太小可导致较多频带的噪声信号 $N(t)$ 输入,增大系统误差率,所以 α 取值的上限与下限由原信号频率与噪声信号频率以及它们的占空比决定,可表示为

$$T_{\text{filter}} = \alpha T_{\text{sampling}} = \alpha T_{\text{system}} \quad (3)$$

$$f_{\text{signal}} \leq \frac{1}{6\alpha T_{\text{sampling}}} \leq f_{\text{noise}} \quad (4)$$

式中:当输入系统的方波信号占空比减小时,式(4)中等效信号频率相应增大,即 f_{signal} 增大。

3 级 D 触发器每一级延迟时间为 T_{filter} , $h(n)$ 经过各级 D 触发器输出的信号分别定义为 $Q[1](n)$ 、 $Q[2](n)$ 、 $Q[3](n)$,表示如下

$$Q[1](n) = h(n-\alpha) = H(nT_{\text{sampling}} - T_{\text{filter}}) \quad (5)$$

$$Q[2](n) = Q[1](n-\alpha) = h(n-2\alpha) = H(nT_{\text{sampling}} - 2T_{\text{filter}}) \quad (6)$$

$$Q[3](n) = Q[2](n-\alpha) = h(n-3\alpha) = H(nT_{\text{sampling}} - 3T_{\text{filter}}) \quad (7)$$

$Q[1](n)$ 、 $Q[2](n)$ 、 $Q[3](n)$ 经过与门及或非门后输入到 JK 触发器,而后其输出的信号序列 $JK(n)$ 连接到后续计数电路。图中多级并联通道电路与通道一 Channel 1 电路保持一致,都可用同一通道公式表示,只是 α 取值不一致。JK 触发器处理信号过程可表示为

$$J(n) = Q[1](n) \& Q[2](n) \& Q[3](n) \quad (8)$$

$$K(n) = Q[1](n) + Q[2](n) + Q[3](n) \quad (9)$$

$$JK(n) = J(n) \& JK(n-1) + K(n) \& JK(n-1) \quad (10)$$

式(10)中: $JK(n-1)$ 表示 JK 触发器前一时刻状态。

至此,系统对输入信号 $H(t)$ 进行数字采样与数字滤波后,单通道总延迟时间 T_{delay} 是 5 级串联触发器延迟时间的和,可表示为

$$T_{\text{delay}} = T_{\text{sampling}} + 3T_{\text{filter}} + T_{\text{system}} = (3\alpha + 2) T_{\text{sampling}} \quad (11)$$

为实现多通道并行处理的要求,系统采取不同通道不同 α 值的策略。系统所有 m 通道总延迟可表述为所有单通道延迟的组合向量 t_{delay} ,即

$$t_{\text{delay}} = \begin{bmatrix} T_{\text{delay}(1)} \\ \vdots \\ T_{\text{delay}(m)} \end{bmatrix} = \begin{bmatrix} T_{\text{sampling}(1)} & T_{\text{filter}(1)} & T_{\text{system}(1)} \\ \vdots & \vdots & \vdots \\ T_{\text{sampling}(m)} & T_{\text{filter}(m)} & T_{\text{system}(m)} \end{bmatrix} \begin{bmatrix} 1 \\ 3 \\ 1 \end{bmatrix} \quad (12)$$

$$t_{\text{delay}} = A c_1 \quad (13)$$

式中: $t_{\text{delay}} = [T_{\text{delay}(1)} \cdots T_{\text{delay}(m)}]^T$ 表示系统 m 通道总延迟向量, $c_1 = T_{\text{sampling}} [1 \ 3 \ 1]^T$ 表示所有通道数字

部分状态向量, $A = \begin{bmatrix} 1 & \alpha_{(1)} & 1 \\ \vdots & \vdots & \vdots \\ 1 & \alpha_{(m)} & 1 \end{bmatrix}$ 为系统 m 通道

转移矩阵(α 矩阵),表示各通道特性。

2.2 矫正识别计数

系统通过矫正识别^[10]的数学方法识别原信号 $S(t)$,并对 $S(t)$ 进行有效计数,而冗余计数^[11]方式则可以大幅提高计数准确度。如表 1 所示,由于编码器输出 A、B 两路信号正交, A 信号和 B 信号上升沿、下降沿、高电平、低电平的 8 种组合表示编码器顺时针或者逆时针旋转一个刻度。编码传感器旋转一周产生 7 200 万个 A、B 正交信号并产生 1 个 Z 信号脉冲。实际工作环境下编码器运动角度小于 $\pi/6$ 且 AB 信号计数至少在几十万后才产生一个 Z 信号,因此 A、B 信号序列的精确识别与计数极为重要。

表 1 正交编码器信号

A 相	B 相	状态
上升沿	低电平	顺时针
下降沿	高电平	顺时针
高电平	上升沿	顺时针
低电平	下降沿	顺时针
上升沿	高电平	逆时针
下降沿	低电平	逆时针
低电平	上升沿	逆时针
高电平	下降沿	逆时针

识别与矫正计数用于剔除运动位置传感信号中混和的抖动噪声,图 4 所示为运动位置编码传感器顺时针旋转产生的两路正交信号,方框内噪声信号表现为 jitter 抖动特征。系统首先识别 A 信号上升沿与 B 信号低电平,增加计数值,而后如果检测到 A 信号下降沿与 B 信号高电平,则再次增加计数器值,但是若检测到 A 信号下降沿与 B 信号低电平,说明此时检测到噪声信号,则计数器值减一。若系统接收到 Z 信号高电平脉冲,则自动矫正计数值。本质上,通过判别信号特征,系统识别区分正交信号与噪声信号,并自动矫正计数值。系统用于识别与矫正的时钟为系统时钟 System Clock。至此,系统单通道总延迟 T_{delayall} 与总延迟向量 t_{delayall} 表示为

$$T_{\text{delayall}} = T_{\text{delay}} + T_{\text{system}} = (3\alpha + 3) T_{\text{sampling}} \quad (14)$$

$$t_{\text{delayall}} = A c_2 \quad (15)$$

式中: $t_{\text{delayall}} = [T_{\text{delayall}(1)} \cdots T_{\text{delayall}(m)}]^T$ 表示 m 通道总延迟向量, $c_2 = T_{\text{sampling}} [1 \ 3 \ 2]^T$ 表示所有通道状态向量,转移矩阵 A (α 矩阵) 依然保持不变。

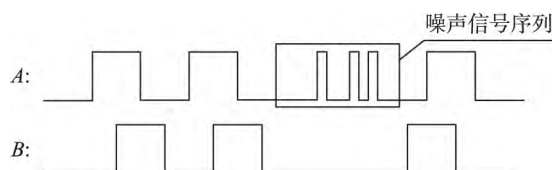


图 4 运动位置传感信号抖动识别与矫正

2.3 冗余计数

系统采用如图 5 所示的运动位置传感信号边沿与电平双识别计数方式作为冗余计数方式。理论上,输入混合有噪声的编码器信号 $H(t)$ 在经过上述数字采样、数字滤波以及矫正识别后,计数误差仅来源于与编码信号特征一致的噪声信号。根据表 1 所述的 8 种顺时针与逆时针旋转的 A、B 信号序列状态,图 5(a) 与图 5(b) 分别描述的顺时针旋转编码器信号与逆时针旋转编码器信号的计数方式,系统对每一个编码器旋转刻度计数 4 次以降低噪声信号序列所带来的误差,误差值减少 4 倍。

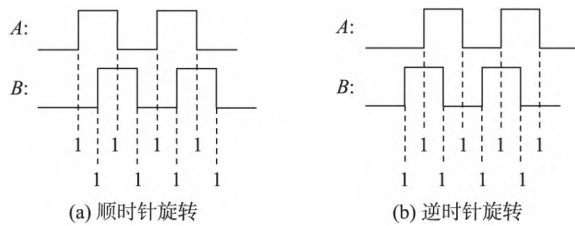


图 5 运动位置传感信号边沿与电平双识别计数

2.4 信号触发与输出

系统各通道计数值与电脑上位机通过串口输入 FPGA 中的判别值进行比较,当通道的计数值达到判别值后,系统输出上升沿触发信号以控制外部传感器采样。这一判断行为在 FPGA 中采用组合逻辑电路实现,其延迟时间为一个 ps 级别的门电路延迟,不计入系统总的延迟时间内。系统输出触发控制信号具有高实时性。

3 实验结果

系统采用如图 6 所示的 FPGA 高速信号处理板,其芯片采用 Xilinx 公司 XC7K325T-3FFG900C 型号 FPGA,具有 30 万以上等效逻辑资源且能运行高频率时钟,满足多通道信号同步实时处理的要求。滤波时钟与系统时钟取 400 MHz,即 T_{sampling} 与 T_{system} 都为 2.5 ns。

本实验系统的运动装置采用 PK266DB 步进电机与传动比为 10 000 的传动装置,最小运动角度为 $3.14 \mu\text{rad}$,编码系统使用分辨率为 $0.0872 \mu\text{rad}$ 的 RPN 886 编码器与 IBV 660B 细分器,最小步进角度

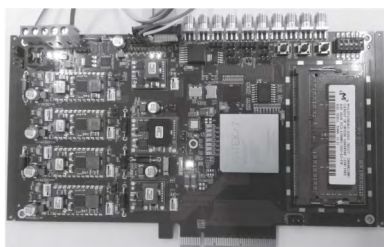


图 6 系统 FPGA 数字信号处理板

对应编码系统 36 个计数值,运动装置每 1.44 ms 控制步进 $3.14 \mu\text{rad}$ 以控制编码信号频率为 25 kHz 。由式(4)知 α 必须小于 2 666,为防止输入系统的信号占空比小于 50%,最终 α 取值为 250。噪声信号 $N(t)$ 由信号发生器产生并耦合到输入信号通道上。

传感信号解析结果如表 2 所示,信噪比由 1:0.5 提升至 1:1 后,系统误差值增大。在运动角度大于 $9420 \mu\text{rad}$ 情况下,当信噪比为 1:0.5 时,系统的误差稳定在 0.04% 左右,信噪比为 1:1 时,系统误差稳定在 0.05% 左右。这是因为当运动角度较大时,随着运动角度的增加,运动位置传感信号 $S(t)$ 以及噪声信号 $N(t)$ 的作用时间同步成比例增加,误差计数值与理论计数值都同比例增加,导致误差值恒定。而当运动角度减小到 $9420 \mu\text{rad}$ 以下时,系统误差随运动角度减小明显增大。因为在控制运动角度较小时步进电机实际响应角度小,且系统容易受到其他静态误差及输入噪声影响,误差值增大。理论上,高精度实验系统会导致实际计数值在理论计数值上下抖动,而表 2 中实际计数值都比理论计数值大,说明系统除噪声信号 $N(t)$ 外,还受到静态误差影响。

表 2 运动位置传感信号计数解析结果

运动角度 / μrad	理论计数值	实际计数值(信噪比 1:0.5)	误差值/% (信噪比 1:0.5)	实际计数值(信噪比 1:1)	误差值/% (信噪比 1:1)
1 256	14 400	14 464	0.445 0	14 443	0.304 2
1 884	21 600	21 641	0.190 4	21 634	0.158 3
2 512	28 800	28 862	0.215 8	28 848	0.168 7
3 140	36 000	36 064	0.178 3	36 054	0.152 8
3 768	43 200	43 277	0.178 8	43 252	0.121 3
4 396	50 400	50 465	0.129 5	50 479	0.158 3
5 024	57 600	57 630	0.052 6	57 635	0.061 1
5 652	64 800	64 847	0.073 1	64 861	0.095 0
6 280	72 000	72 058	0.081 1	72 039	0.055 5
6 908	79 200	79 254	0.068 7	79 250	0.063 6
7 536	86 400	86 456	0.065 4	86 441	0.048 4
8 164	93 600	93 640	0.043 3	93 666	0.070 7
8 792	100 800	100 862	0.062 0	100 859	0.059 1
9 420	108 000	108 051	0.047 8	108 057	0.053 7
10 048	115 200	115 246	0.040 5	115 280	0.069 8
10 676	122 400	122 448	0.039 8	122 451	0.042 3
11 304	129 600	129 683	0.064 6	129 656	0.043 3
11 932	136 800	136 856	0.041 5	136 852	0.038 4
12 560	144 000	144 056	0.039 4	144 092	0.064 6
13 188	151 200	151 264	0.042 9	151 270	0.046 5
13 816	158 400	158 468	0.043 4	158 461	0.039 0
14 444	165 600	165 692	0.056 1	165 686	0.052 0
15 072	172 800	172 861	0.035 8	172 889	0.051 8
15 700	180 000	180 059	0.033 3	180 100	0.056 1

实验系统不变,研究不同 α 取值下的编码器信号频率与系统平均误差的关系,如图 7 所示,此时信噪比取 1:1,运动角度为 $9420 \mu\text{rad}$ 至 $15700 \mu\text{rad}$ 间。实验系统通过控制步进电机运动速度改变运动

位置传感信号频率,正常工作频率在 25 kHz 至 800 kHz,极限频率在 800 kHz 至 1.2 MHz。根据式(4)并作 10 倍余量后计算得到 α 值,采用 10 倍余量主要是为防止信号占空比失真(小于 50%)。

由图 7 可知,当编码信号频率为 25 kHz 至 800 kHz 时 α 取值介于 8~11 间的系统误差小于 0.05%。而当频率 25 kHz 至 1.2 MHz 时 α 介于 8~250 间的系统整体误差小于 0.5%。 α 小于 8 时,由式(4)可知系统噪声滤除率较低,误差率明显高于 0.05%且一直浮动。说明不同频率下 α 取值的窗口不同,编码器输出信号 $S(t)$ 频率越高 α 取值窗口越小。

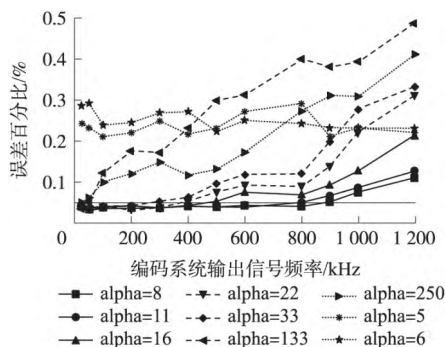


图 7 α 取值与编码器输出信号频率对误差的影响

系统实时解析频率为 100 kHz 的混有噪声的正交信号 $S(t)$ 。由示波器测得输入正交信号 $S(t)$ 与实时输出数字信号序列 $JK(n)$ 的延迟差^[12]如表 3 所示。不同 α 取值下,系统实际延迟时间比式(15)表述的理论延迟时间多 3 ns 左右,这主要为测量延时及信号通道静态延时。实验表明信号通道延迟时间固定且可预测,系统具有实时性。

表 3 系统延迟时间测量结果

α 取值	理论延迟时间 /ns($3\alpha+3$)	实际延迟时间 /ns(信噪比 1:1)
8	67.5	71.21
11	90	93.53
13	105	109.31
16	120	123.12
22	172.5	176.07
33	255	258.46

4 结语

本文阐述一种运动位置传感器信号实时解析与控制系统的设计与实现方法。系统创新地采用基于线性移位反馈寄存器 LFSR 的并行多路可控数字滤波器,灵活调节它们的通带频率以适应多路高精度运动位置编码传感器信号的实时解析,通过矫正识别及冗余计数方式区分噪声信号与有效信号并有效降低计数误差。实验测试表明,系统实现了并行多路、强噪声背景下信号提取、信号实时解析与控制的

三大目标。信噪比为 1:1 环境下,系统能并行检测多路运动位置传感器信号,且 α 介于 8~250 间的系统整体误差小于 0.5%;对频率在 25 kHz 至 800 kHz 的位置传感信号, α 介于 8~11 间的系统误差小于 0.05%。各单通道信号的解析时间与 α 成正比,为 $(3\alpha+3)T_{\text{sampling}}$,系统具有实时性。

参考文献:

- [1] Zhang J, Zhou Q, Zhuo J. Local Control System of the Elliptically Polarized Undulator at SSRF [J]. IEEE Transactions on Applied Superconductivity, 2010, 20(3): 332-335.
- [2] Jia Wenhong, Ma Shiwei, Zheng Lifang. The Control System for Water-Cooled DCMS in SSRF [J]. Nuclear Science and Techniques, 2015, 26(2): 22-26.
- [3] Belloch J A, Bank B, Savioja L, et al. Multi-Channel IIR Filtering of Audio Signals Using a GPU [C]//IEEE International Conference on Acoustics, Speech and Signal Processing. IEEE, 2014: 6692-6696.
- [4] 赵益波, 阮玮琪, 蒋祎, 等. 基于锁定放大原理的微弱信号检测系统设计 [J]. 科技通报, 2016, 32(10): 175-179.
- [5] 张爱华, 王倩, 丑永新. 基于无线通信的多信号实时采集与分析系统 [J]. 控制工程, 2017, 24(4): 875-880.
- [6] 张雪峰, 范九伦. 基于线性反馈移位寄存器和混沌系统的伪随机序列生成方法 [J]. 物理学报, 2010, 59(4): 2289-2297.
- [7] 赵柱, 续志军, 王显军. 基于运动控制技术的编码器自动检测系统 [J]. 中国光学, 2009, 2(2): 134-139.
- [8] Guo Z, Meng X, Wang Y, et al. Effects of Temperature, Mechanical Motion and Source Positional Jitter on the Resolving Power of Beamline 02B at the SSRF [J]. Journal of Synchrotron Radiation, 2017, 24(4): 877-885.
- [9] 郭凯, 马社祥, 孟鑫. 基于数乘移位寄存器随机滤波的压缩感知 [J]. 计算机工程与设计, 2013, 34(3): 974-977.
- [10] 吴焕铭, 杨海钢, 尹韬, 等. 一款基于解调信号相位矫正技术的低噪声微陀螺接口电路芯片 [J]. 电子与信息学报, 2013, 35(10): 2524-2531.
- [11] 宋科宇. 基于 SOPC 的多通道脉冲计数器的设计与实现 [D]. 成都: 电子科技大学, 2009.
- [12] 陈刚, 杨青川. 并行 A/D 采集系统的时间延迟测量及待测信号的复原 [J]. 仪表技术与传感器, 2010(5): 77-79.

阮玮琪(1994-),男,硕士研究生,主要研究方向为数字信息处理,weiqi_ruan@163.com;



贾文红(1976-),女,高级工程师,工学硕士,主要研究方向为大型实验物理装置控制、精密仪器仪表设计,jiawenhong@sinap.ac.cn.

