



(12) 实用新型专利

(10) 授权公告号 CN 205249183 U

(45) 授权公告日 2016. 05. 18

(21) 申请号 201520878515. 1

(22) 申请日 2015. 11. 06

(73) 专利权人 中国科学院上海应用物理研究所
地址 201800 上海市嘉定区嘉罗公路 2019 号

(72) 发明人 童金 谷鸣 袁启兵 刘永芳

(74) 专利代理机构 上海智信专利代理有限公司
31002
代理人 邓琪 杨希

(51) Int. Cl.
H03L 7/16(2006. 01)

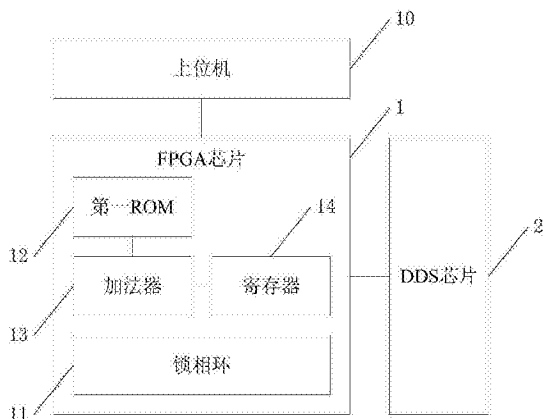
权利要求书1页 说明书4页 附图1页

(54) 实用新型名称

一种基于伪随机函数的窄带噪声频率信号发生装置

(57) 摘要

本实用新型涉及一种基于伪随机函数的窄带噪声频率信号发生装置,其包括:一 FPGA 芯片以及一与该 FPGA 芯片通信连接的 DDS 芯片,其中,所述 FPGA 芯片包括:锁相环,其接收外围输入的系统时钟信号并输出参考时钟信号;预存有基于 MATLAB 生成的无重复随机整数序列的第一 ROM;以及与所述第一 ROM 连接的加法器,其将外围输入的基准频率控制字与所述无重复随机整数序列叠加形成实际频率控制字;所述 DDS 芯片接收所述参考时钟信号以及实际频率控制字,并输出窄带噪声频率信号。本实用新型输出的窄带噪声频率信号的周期趋近于无穷大,这在保证以伪随机的方式消除了“固有周期”的干扰后,更有利于平滑稳定的引出用于医学治疗的质子束流,从而提升治疗的精准度。



1. 一种基于伪随机函数的窄带噪声频率信号发生装置,其特征在于,所述发生装置包括:一FPGA芯片以及一与该FPGA芯片通信连接的DDS芯片,其中,所述FPGA芯片包括:

锁相环,其接收外围输入的系统时钟信号并输出参考时钟信号;

预存有基于MATLAB生成的无重复随机整数序列的第一ROM;以及

与所述第一ROM连接的加法器,其将外围输入的基准频率控制字与所述无重复随机整数序列叠加形成实际频率控制字;

所述DDS芯片接收所述参考时钟信号以及实际频率控制字,并输出窄带噪声频率信号。

2. 根据权利要求1所述的基于伪随机函数的窄带噪声频率信号发生装置,其特征在于,所述DDS芯片包括:

相位累加器,其接收所述参考时钟信号以及实际频率控制字,并输出与该实际频率控制字对应的正弦信号相位序列值;

与所述相位累加器连接的预存有正弦信号的相位幅度对应信息的第二ROM,其接收所述正弦信号相位序列值,并输出与该正弦信号相位序列值对应的正弦信号幅度序列值;

与所述第二ROM连接的数模转换器,其接收所述参考时钟信号以及正弦信号幅度序列值,并将该正弦信号幅度序列值转换为模拟信号;以及

与所述数模转换器连接的低通滤波器,其对所述模拟信号进行滤波,并输出所述窄带噪声频率信号。

3. 根据权利要求1或2所述的基于伪随机函数的窄带噪声频率信号发生装置,其特征在于,所述FPGA芯片通过并口通信协议与所述DDS芯片通信连接。

4. 根据权利要求1或2所述的基于伪随机函数的窄带噪声频率信号发生装置,其特征在于,所述FPGA芯片还包括与所述加法器连接以存储所述实际频率控制字的寄存器。

一种基于伪随机函数的窄带噪声频率信号发生装置

技术领域

[0001] 本实用新型涉及一种频率信号发生装置,尤其涉及一种基于伪随机函数的窄带噪声频率信号发生装置。

背景技术

[0002] 由于质子束流在人体组织内的剂量分布呈现Bragg峰特性,因此利用质子束流比利用x或 λ 射线进行医学治疗更为先进。与此同时,能提供均匀稳定且占空比可调的质子束流,是医用质子装置实现精准治疗的关键。

[0003] 从同步加速器存储环中引出用于治疗质子束流可采用保持同步加速器的Lattice参数不变,即同步加速器的稳定区域不变,而改变束流运行状态Tune值的方法,因此可以不用改变同步加速器自身的复杂结构参数,仅需在存储环外加高频的横向激励信号。

[0004] 传统的RFKO(RF-knockout)慢引出作为比较理想的横向激励方式广泛应用于日本和德国的质子重离子装置,该方式主要是采用两路相位偏差为 π 的经锯齿波调制的正弦信号叠加到激励部件。然而,由于该正弦信号的周期性,使得最终输出质子束流波形存在“固有频率”干扰,这显然不利于苛求精准的医学治疗。

实用新型内容

[0005] 为了解决上述现有技术存在的问题,本实用新型旨在提供一种基于伪随机函数的窄带噪声频率信号发生装置,以使产生的窄带噪声频率信号(即激励信号)的周期趋近于无穷大,从而使得质子束流波形几乎无“固有频率”影响,进而提高引出束流的稳定性。

[0006] 本实用新型所述的一种基于伪随机函数的窄带噪声频率信号发生装置,其包括:一FPGA芯片以及一与该FPGA芯片通信连接的DDS芯片,其中,所述FPGA芯片包括:

[0007] 锁相环,其接收外围输入的系统时钟信号并输出参考时钟信号;

[0008] 预存有基于MATLAB生成的无重复随机整数序列的第一ROM;以及

[0009] 与所述第一ROM连接的加法器,其将外围输入的基准频率控制字与所述基于MATLAB生成的无重复随机整数序列叠加形成实际频率控制字;

[0010] 所述DDS芯片接收所述参考时钟信号以及实际频率控制字,并输出窄带噪声频率信号。

[0011] 在上述的基于伪随机函数的窄带噪声频率信号发生装置中,所述DDS芯片包括:

[0012] 相位累加器,其接收所述参考时钟信号以及实际频率控制字,并输出与该实际频率控制字对应的正弦信号相位序列值;

[0013] 与所述相位累加器连接的预存有正弦信号的相位幅度对应信息的第二ROM,其接收所述正弦信号相位序列值,并输出与该正弦信号相位序列值对应的正弦信号幅度序列值;

[0014] 与所述第二ROM连接的数模转换器,其接收所述参考时钟信号以及正弦信号幅度

序列值,并将该正弦信号幅度序列值转换为模拟信号;以及

[0015] 与所述数模转换器连接的低通滤波器,其对所述模拟信号进行滤波,并输出所述窄带噪声频率信号。

[0016] 在上述的基于伪随机函数的窄带噪声频率信号发生装置中,所述FPGA芯片通过并口通信协议与所述DDS芯片通信连接。

[0017] 在上述的基于伪随机函数的窄带噪声频率信号发生装置中,所述FPGA芯片还包括与所述加法器连接以存储所述实际频率控制字的寄存器。

[0018] 由于采用了上述的技术解决方案,本实用新型采用FPGA芯片对DDS芯片实现配置和控制,并为其提供高稳定性的参考时钟信号,以使DDS芯片产生高精度的窄带噪声频率信号(即激励信号),具体来说,本实用新型通过在FPGA芯片中对基准频率控制字叠加基于MATLAB生成的无重复随机整数序列,即将该基于MATLAB生成的无重复随机整数序列作为基准频率控制字的偏移量,从而确保DDS芯片根据带有随机偏移量的频率控制字所最终输出的激励信号既能在频带范围内随机出现,又能保证频带范围内的每一个频率成分都出现且只出现一次,即,输出的激励信号的周期趋近于无穷大,且覆盖了频带范围内所有频率点,这在保证以伪随机的方式消除了“固有周期”的干扰后,更有利于平滑稳定的引出用于医学治疗的质子束流,从而提升治疗的精准度。

附图说明

[0019] 图1是本实用新型一种基于伪随机函数的窄带噪声频率信号发生装置的结构框图;

[0020] 图2是本实用新型中DDS芯片的内部结构框图。

具体实施方式

[0021] 下面结合附图,给出本实用新型的较佳实施例,并予以详细描述。

[0022] 请参阅图1-2,本实用新型,即一种基于伪随机函数的窄带噪声频率信号发生装置,其包括:一FPGA芯片1以及一与该FPGA芯片1通信连接的DDS芯片2(Direct Digital Synthesizer,直接数字频率合成器)。

[0023] 在本实用新型中,FPGA芯片1包括:

[0024] 锁相环(PLL)11,其接收外围输入(例如通过上位机10输入)的系统时钟信号并输出的参考时钟信号CLK;

[0025] 预存有基于MATLAB生成的无重复随机整数序列M的第一ROM 12;以及

[0026] 与第一ROM 12连接的加法器13,其将外围输入的基准频率控制字 FTW_0 与基于MATLAB生成的无重复随机整数序列M叠加形成实际频率控制字 FTW_0+M ,并将该实际频率控制字 FTW_0+M 输出至寄存器14中存储。

[0027] 在本实用新型中,DDS芯片2包括:

[0028] 相位累加器21,其接收参考时钟信号CLK以及实际频率控制字 FTW_0+M ,在时钟上升沿将实际频率控制字决定的相位增量累加一次,从而输出与该实际频率控制字 FTW_0+M 对应的正弦信号相位序列值;

[0029] 与相位累加器21连接的预存有正弦信号的相位幅度对应信息的第二ROM 22,其接

收正弦信号相位序列值,并输出与该正弦信号相位序列值对应的正弦信号幅度序列值;

[0030] 与第二ROM 22连接的数模转换器23,其接收参考时钟信号CLK以及正弦信号幅度序列值,并将该正弦信号幅度序列值转换为模拟信号;以及

[0031] 与数模转换器23连接的低通滤波器24,其对模拟信号进行滤波,并输出相应的窄带噪声频率信号(即激励信号)。

[0032] 在本实用新型中,输入至加法器13的基准频率控制字FTW₀可根据系统时钟信号、相位累加器21的位数以及目标激励信号的中心频率预先推算得出;例如,当系统时钟信号的频率(即参考时钟信号CLK的频率f_c)为200MHz,相位累加器21的位数N为32位,且目标激励信号的中心频率f₀为2MHz时,依据公式(1)(该公式为本领域常用公式,当FTW=1时,f₀为DDS芯片2的频率分辨率,例如,当f_c为200MHz且N为32时,DDS芯片2的频率分辨率为0.0466Hz,精度很高):

$$[0033] \quad f_0 = FTW * f_c / 2^N \quad (1),$$

[0034] 推算出基准频率控制字FTW₀为:00000101_00011110_10111000_01010010,转化为16进制数为051B_B852。

[0035] 在本实用新型中,预存在第一ROM 12中的基于MATLAB生成的无重复随机整数序列M可按照以下方法预先获得:首先,根据系统时钟信号、相位累加器21的位数以及目标激励信号的频率带宽推算频率控制字调节范围;例如,当系统时钟信号的频率(即参考时钟信号CLK的频率f_c)为200MHz,相位累加器21的位数N为32位,且目标激励信号的频率带宽为40kHz时,依据上述公式(1)推算出频率控制字的调节范围为:00000101_00010001_10011100_11100000(转化为16进制数表示为0511_9CE0)~00000101_00101011_11010011_11000011(转化为16进制数表示为052B_D3C3),上、下限之间的偏差为00000000_00011010_00110110_11100011(转化为16进制数表示为001A_36E3,转化为10进制数为1717987);然后,利用MATLAB自带的randperm(n)函数,将n值设置为1717987,就可得到范围为1~1717987的无重复随机整数序列M(MATLAB自带的randperm(n)函数能够产生无重复整数的原理为本领域公知内容,此处不再赘述),并导入第一ROM 12中。

[0036] 至此,即可通过加法器13每次将第一ROM 12中保存的偏移量(范围为0000_0001~001A_36E3),即无重复随机整数序列M叠加到基准频率控制字FTW₀(051B_B852)上,从而得到实际频率控制字FTW₀+M为0511_9CE0~052B_D3C3,最后通过FPGA芯片1和DDS芯片2的并口通信,不断刷新工作在单频模式下的DDS芯片2接收到的频率控制字产生频率信号,并且经3dB带宽为6MHz的低通滤波器24滤波后,最终实现激励信号(即窄带噪声频率信号)的发生。

[0037] 在本实用新型中,FPGA芯片1通过并口通信协议与DDS芯片2通信连接,从而满足快速刷新频率控制字偏移量(即,基于MATLAB生成的无重复随机整数序列M)的要求。在本实施例中,FPGA芯片1可采用DE2-115开发板实现,DDS芯片2可采用工作在单频模式的AD9910/PCBZ实现,DDS芯片2有并口通信资源,FPGA芯片1可采用GPIO(General Purpose Input Output,通用输入/输出)模拟并行通信。

[0038] 综上所述,本实用新型结构简单,其利用伪随机序列的“随机性”(随机信号的产生保证了频率跳变的随机性),使得产生的激励信号的周期性满足趋近于无穷大的要求,从而能够有效消除传统慢引出方式中存在的“固有频率”干扰,提升输出质子束流波形的稳定

度,从而提高医学治疗的精准性。

[0039] 以上所述的,仅为本实用新型的较佳实施例,并非用以限定本实用新型的范围,本实用新型的上述实施例还可以做出各种变化。即凡是依据本实用新型申请的权利要求书及说明书内容所作的简单、等效变化与修饰,皆落入本实用新型专利的权利要求保护范围。本实用新型未详尽描述的均为常规技术内容。

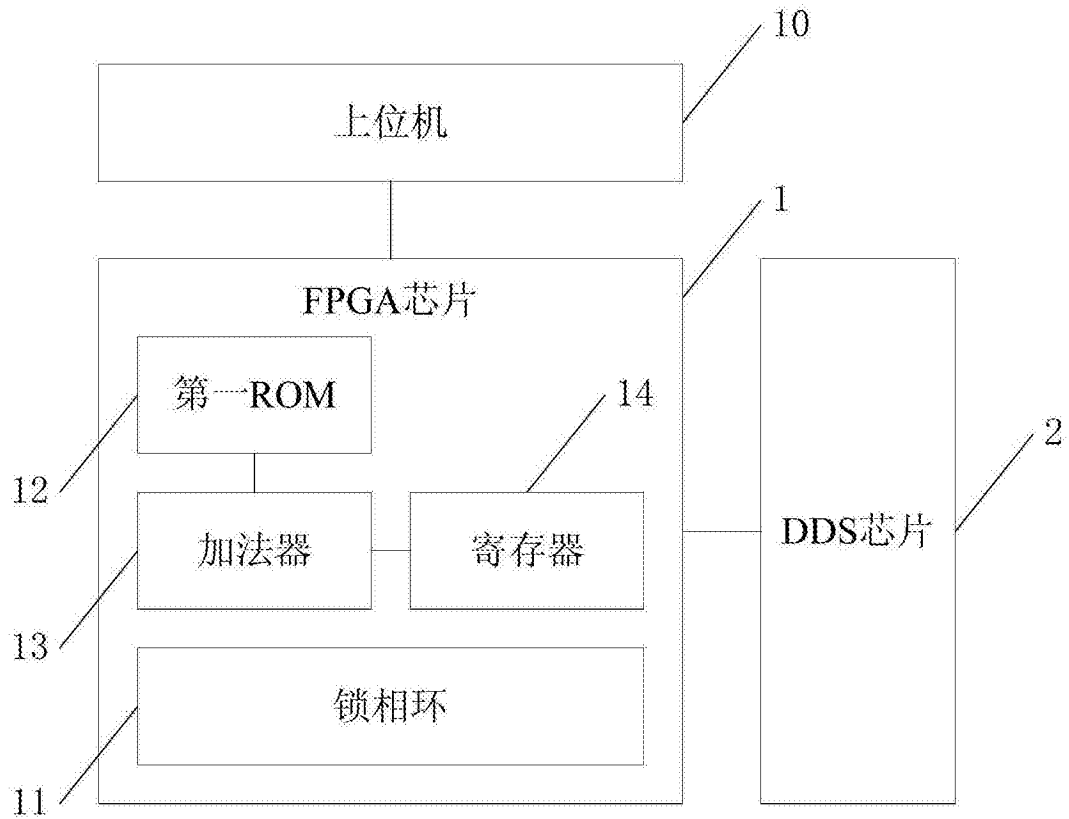


图1

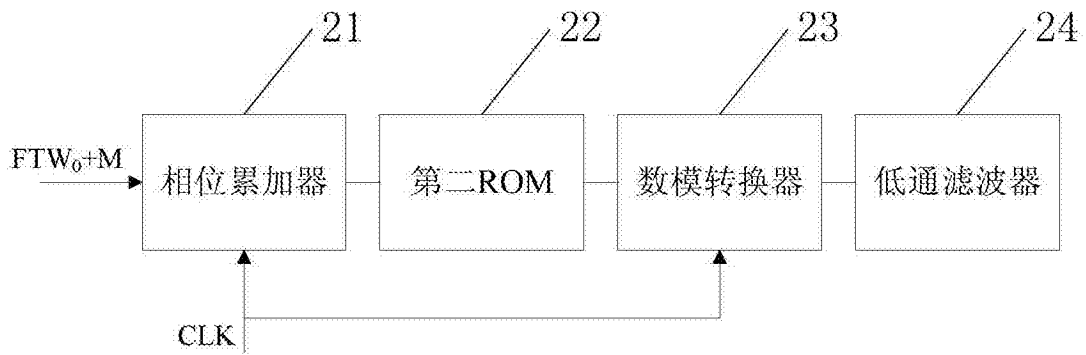


图2